

DIALOG(R) File 347:JAP10
(c) 2003 JPO & JAP10. All rts. reserv.

04226684 **Image available**

SEMICONDUCTOR INTEGRATED CIRCUIT WITH OPTICAL WAVEGUIDE

PUB. NO.: 05-218384 [J P 5218384 A]

PUBLISHED: August 27, 1993 (19930827)

INVENTOR(s): SHIBA TAKEO

TAGAMI TOMONORI

KATO TAKESHI

KONDO MASAO

APPLICANT(s): HITACHI LTD [000510] (A Japanese Company or Corporation), JP

(Japan)

APPL. NO.: 04-016142 [JP 9216142]

FILED: January 31, 1992 (19920131)

INTL CLASS: [5] H01L-027/15; G06E-001/00; H01L-027/00; H01L-027/14;

H01L-031/02

JAP10 CLASS: 42.2 (ELECTRONICS -- Solid State Components); 45.1

(INFORMATION PROCESSING -- Arithmetic Sequence Units)

JAP10 KEYWORD: R002 (LASERS); R116 (ELECTRONIC MATERIALS -- Light Emitting

Diodes, LED)

JOURNAL:

Section: E, Section No. 1470, Vol. 17, No. 657, Pg. 147,
December 06, 1993 (19931206)

ABSTRACT

PURPOSE: To provide a semiconductor integrated circuit for easily realizing high-speed long-distance signal transmission between logic operation circuits with regard to an integrated semiconductor circuit with high integration density.

CONSTITUTION: Conversion devices (e.g. 5 and 10) used to convert an electric signal into a light signal and vice versa, and an optical waveguide 7 are integrated in a semiconductor integrated circuit. At the same time, the semiconductor integrated circuit comprises a means for transmitting a signal with the conversion devices (e.g. 5 and 10) through the optical waveguide 7 in the integrated circuit. Consequently, a delay in long-distance signal transmission can be reduced through the light signal transmission. Moreover, a metallic wire for short-distance signal transmission can be made thin, and the high integration density and high-speed are both realized in the integrated circuit.

DIALOG(R)File 347:JAPIO
(c) 2003 JPO & JAPIO. All rts. reserv.

04226684 **Image available**
SEMICONDUCTOR INTEGRATED CIRCUIT WITH OPTICAL WAVEGUIDE

PUB. NO.: 05-218384 [J P 5218384 A]
PUBLISHED: August 27, 1993 (19930827)
INVENTOR(s): SHIBA TAKEO
 TAGAMI TOMONORI
 KATO TAKESHI
 KONDO MASAO
APPLICANT(s): HITACHI LTD [000510] (A Japanese Company or Corporation), JP
 (Japan)
APPL. NO.: 04-016142 [JP 9216142]
FILED: January 31, 1992 (19920131)
INTL CLASS: [5] H01L-027/15; G06E-001/00; H01L-027/00; H01L-027/14;
 H01L-031/02
JAPIO CLASS: 42.2 (ELECTRONICS -- Solid State Components); 45.1
 (INFORMATION PROCESSING -- Arithmetic Sequence Units)
JAPIO KEYWORD: R002 (LASERS); R116 (ELECTRONIC MATERIALS -- Light Emitting
 Diodes, LED)
JOURNAL: Section: E, Section No. 1470, Vol. 17, No. 657, Pg. 147,
 December 06, 1993 (19931206)

ABSTRACT

PURPOSE: To provide a semiconductor integrated circuit for easily realizing high-speed long-distance signal transmission between logic operation circuits with regard to an integrated semiconductor circuit with high integration density.

CONSTITUTION: Conversion devices (e.g. 5 and 10) used to convert an electric signal into a light signal and vice versa, and an optical waveguide 7 are integrated in a semiconductor integrated circuit. At the same time, the semiconductor integrated circuit comprises a means for transmitting a signal with the conversion devices (e.g. 5 and 10) through the optical waveguide 7 in the integrated circuit. Consequently, a delay in long-distance signal transmission can be reduced through the light signal transmission. Moreover, a metallic wire for short-distance signal transmission can be made thin, and the high integration density and high-speed are both realized in the integrated circuit.

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-218384

(43) 公開日 平成5年(1993)8月27日

(51) Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L 27/15		8934-4M		
G 0 6 E 1/00		8323-5B		
H 0 1 L 27/00	3 0 1 A	8418-4M	H 0 1 L 27/14	Z
		7210-4M	31/02	B
		7210-4M		

審査請求 未請求 請求項の数4(全6頁) 最終頁に続く

(21) 出願番号 特願平4-16142

(22) 出願日 平成4年(1992)1月31日

(71) 出願人 000005108

株式会社日立製作所

東京都千代田区神田駿河台四丁目6番地

(72) 発明者 芝 健夫

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 田上 知紀

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(72) 発明者 加藤 猛

東京都国分寺市東恋ヶ窪1丁目280番地

株式会社日立製作所中央研究所内

(74) 代理人 弁理士 中村 純之助 (外1名)

最終頁に続く

(54) 【発明の名称】 光導波路付き半導体集積回路

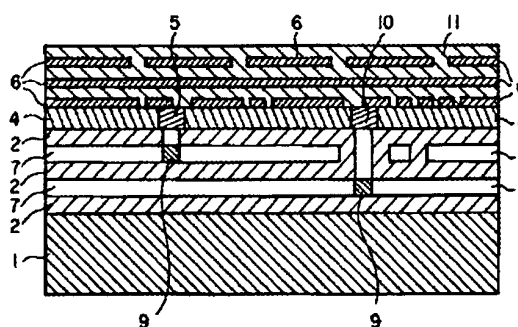
(57) 【要約】

【目的】半導体集積回路の高集積化に伴い、同一半導体基板上の論理演算回路間における高速でかつ長い距離の信号伝送を容易にする半導体集積回路を提供する。

【構成】半導体集積回路に電気信号と光信号とを相互に変換する変換素子（例えば5および10）と光導波路（7）とを集積し、かつ上記変換素子と光導波路を介して集積回路の信号伝送を行う手段を備える。

【効果】半導体集積回路において、長い距離の信号伝送を行う場合の伝送遅延を、光信号伝送により低減でき、また短い距離の信号伝送用金属配線を微細化できるので、集積回路の高速化と高集積化が同時に図れる効果がある。

実施例1を説明する断面図（図1）



- 1---シリコン半導体基板
- 2---シリコン酸化膜基板
- 4---シリコン半導体論理演算集積回路
- 5---発光素子
- 6---金属配線層
- 7---光導波路
- 9---回折格子
- 10---受光素子
- 11---金属配線層間絶縁膜

1

【特許請求の範囲】

【請求項1】半導体集積回路に電気信号と光信号とを相互に変換する変換素子と光導波路とを集積し、かつ上記変換素子と光導波路を介して集積回路の信号伝送を行う手段を備えることを特徴とする光導波路付き半導体集積回路。

【請求項2】請求項1記載の光導波路付き半導体集積回路において、上記光導波路は、集積回路の素子間分離用絶縁溝の絶縁体内部または素子と半導体基板間分離用の絶縁層内部に誘電率の異なる誘電体を用いて形成したものであることを特徴とする光導波路付き半導体集積回路。

【請求項3】請求項1または請求項2記載の光導波路付き半導体集積回路において、上記光導波路から成る信号伝送線と、集積回路上に設けた金属配線から成る信号伝送線を備えることを特徴とする光導波路付き半導体集積回路。

【請求項4】請求項3記載の光導波路付き半導体集積回路において、上記光導波路から成る信号伝送線は、集積回路における長い距離の信号伝送用であり、上記集積回路上に設けた金属配線から成る信号伝送線は、集積回路における短い距離の信号伝送用であることを特徴とする光導波路付き半導体集積回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は高速、高集積半導体集積回路に係り、特に論理演算回路間の長い距離の信号伝送を、光を媒体として高速に行うのに好適な半導体集積回路に関する。

【0002】

【従来の技術】従来の半導体集積回路においては、半導体チップ上で回路間の長い距離の信号伝送と短い距離の信号伝送のいずれも、金属配線を用い電気を媒体にして行っていた。例として、国際学会1991 SYMPOSIUM ON VLSI TECHNOLOGYの予稿集の1ページから4ページに記載されている。

【0003】

【発明が解決しようとする課題】上記半導体集積回路では、加工寸法の微細化と回路の集積度の向上に伴い、金属配線の断面積減少と配線長増加が起こり、そのため配線抵抗と配線容量が増加する。従って、長い距離の信号伝送における遅延時間が増加し、集積回路の高速化が困難となる問題があった。本発明の目的は、半導体集積回路の高集積化に伴い、同一半導体基板上の論理演算回路間における高速でかつ長い距離の信号伝送を容易にする半導体集積回路を提供することにある。

【0004】

【課題を解決するための手段】上記の目的を達成するため、本発明では、例えば図1または図2に示すように、半導体集積回路に電気信号と光信号とを相互に変換する

2

変換素子（例えば図1の5および10）と光導波路（図1の7）とを集積し、かつ上記変換素子と光導波路を介して集積回路の信号伝送を行う手段を備えることとする。ここで、上記光導波路は、例えば図3のように、集積回路の素子間分離用絶縁溝（25）の絶縁体内部または例えば図1のように、素子と半導体基板間分離用の絶縁層（2）の内部に誘電率の異なる誘電体を用いて（図1の7または図3の27のように）形成すればよい。この場合に、信号伝送のためには、上記光導波路から成る信号伝送線と、集積回路上に設けた金属配線から成る信号伝送線を備えることとする。あるいはこの場合に、上記光導波路から成る信号伝送線は、集積回路における長い距離の信号伝送に用いるものとし、上記集積回路上に設けた金属配線から成る信号伝送線は、集積回路における短い距離の信号伝送に用いるものとすれば信号伝送を高速化するのに好ましい。

【0005】

【作用】半導体集積回路において、演算回路からの出力電気信号を光信号に変換し、光導波路を用いて光を媒体として信号伝送し、また伝送された光信号を電気信号に再変換し伝送すべき集積回路に入力するような手段を備えることにより、高密度実装による金属配線の微細化に伴う配線抵抗の増加や配線容量の増加等のための遅延時間の増加やあるいはクロストークの増加等を回避でき、信号伝送の高速化および集積回路の一層の高密度化が可能になる。このような光導波路は、半導体集積回路の素子間分離用の絶縁体内部や、素子と半導体基板間の絶縁層内部に容易に形成できる。また光導波路を設けて、集積回路上の金属配線の信号伝送線と光導波路の信号伝送線との両方を備えることにより、集積回路における近い距離の信号伝送には金属配線を用い、長い距離の信号伝送には光導波路の信号伝送線を用いるというように、両者を使い分けることが可能になる。そしてこれにより高密度の半導体集積回路において高速でかつ長い距離の信号伝送が容易に行えるようになる。

【0006】

【実施例】本発明をシリコン半導体集積回路に適用した実施例1を、図1の断面図と図2の平面図により説明する。図1の断面図は、図2の平面図の断面の一部をみたものである。本実施例では、論理演算回路が集積されたシリコン半導体集積回路4が、一辺の長さが約10mmから20mm以上のシリコン基板1に形成されており、この集積回路とシリコン基板1が、厚さ約20μm前後のシリコン酸化膜基板2により分離されている。また該集積回路は、論理演算回路間の信号入出力の頻度が比較的高い回路どうしを集積した複数のブロック8に分割した。なお分割するブロック数は本実施例に限ったものではない。またブロックの面積やブロック内部の論理演算回路数は、同一である必要はない。集積回路の上には、幅が約1μm前後あるいはそれ以上、間隔が約0.

3

5 μm 前後の高密度金属配線層6を3層設け、同一ブロック内部の論理演算回路間の比較的短距離の信号伝送に、該金属配線層6を用いた。なお、該金属配線の層数は、本実施例のように3層に限ったものではなく、必要に応じて増加することが可能である。上記酸化膜2の内部には、例えばシリコン窒化膜のような酸化膜より誘電率の高い絶縁体で、一辺の長さが約5 μm 前後の長方形断面を有する光導波路7を2層設け、該光導波路7を、ブロック8間の比較的長距離の信号伝送に用いた。つまり、論理演算回路から出力された電気信号を、隣設する発光素子5により、波長が真空中で約1.5 μm 前後の光信号に変換してから光導波路7に入射し、異なるブロックの論理演算回路に信号を送った。この時該光信号の入射角度は、例えば回折格子9を用いて所望の角度に傾けた。また発光素子5としては、例えば化合物半導体やシリコンからなる発光ダイオードやレーザダイオードが可能である。次に信号を受け取る場合は、異なるブロックの論理演算回路から光導波路7を通して送られてきた光信号を、論理演算回路に隣接した、化合物半導体やシリコン半導体からなる受光素子10に、回折格子9を用いて所望の入射角度にして入力し、該光信号を電気信号に再変換してから論理演算回路に入力した。ここで光信号の入射角度を傾ける他の方法や走行中の光信号を傾ける方法としては、光導波路7の端面を光信号の進行方向に対して所望の角度に傾け、光信号を該端面に反射させても可能である。このように、信号伝送の媒体に光を用いることにより、電気信号では困難であった高速でクロストークの少ない長い距離の信号伝送が可能となった。なお本実施例1に記載されている波長や導波路の寸法は、これらの値に限ったものではない。例えば波長が真空中で約0.5 μm 以下の短波長光信号を媒体として信号伝送を行なうことにより、光導波路7の寸法を約1 μm 前後に、また酸化膜2の厚さを約5 μm 前後に減らすことが可能である。また光導波路の密度をあげるため、酸化膜2の内部に3層以上の多層光導波路を形成することも可能である。光導波路7の断面形状も、例えば円形や、光導波路を金属により囲んだ金属クラッド導波路でも可能である。さらに、光導波路を形成する誘電体としては、本実施例に記載されているシリコン窒化膜以外に、例えばアルミナや酸化タンタルや多結晶シリコンやチタン酸ジルコン酸鉛（いわゆるPZT）など、誘電率がシリコン酸化膜よりも高い誘電体でも可能であるし、さらには酸化膜基板2の代わりに他の誘電体基板を使用することも可能である。

【0007】本実施例1では、論理演算回路を複数のブロック8に分割しているが、ブロック分割を行わない集積回路にも、本発明を実施できることはいうまでもない。例えば隣あう論理演算回路間のような、比較的短距離の信号伝送に金属配線層6を用い、シリコン基板1の端にある回路からもう一方の端にある回路まで信号が走

4

るような、比較的長距離の信号伝送に光導波路7を用いることも可能である。また酸化膜基板2内に設けた光導波路を、本実施例のようにシリコン基板1上の回路間の信号伝送に利用すると同時に、シリコン基板1外の回路間の光信号伝送の中継導波路として兼用することも可能である。

【0008】本発明を記憶装置付きシリコン半導体集積回路に適用した別の実施例2を、図3の断面図と、図4の平面図により説明する。本実施例では、シリコン半導体記憶装置23と論理演算回路が集積されたシリコン半導体集積回路24が、一辺の長さが約10mmから20mm以上のシリコン基板21に形成されており、該記憶装置と集積回路が実施例1と同様に、ブロック分割されている。記憶装置や論理演算回路に用いられているトランジスタは、シリコン基板21の内部に形成した素子分離溝22により分離されている。該素子分離溝22は、幅約0.5 μm 、深さ約2 μm であり、溝の内部にはシリコン酸化物が充填されている。上記ブロックの分離も、シリコン基板21の内部に形成した分離溝25により分離したが、溝幅約5 μm 、溝深さ約10 μm とし、内部にシリコン酸化物を充填した。さらに該分離溝25の内部には、例えば酸化膜より誘電率の高いアルミナのような誘電体で、例えば一辺の長さが約2 μm 前後の長方形断面や、直径が約2 μm 前後の円形断面を有する光導波路27を2本設けた。該光導波路は図3では断面のみが示されている。該光導波路付き分離溝25は、必要に応じてブロック内部に設けて素子分離溝と兼用したり、ブロック間に設ける溝本数を1本ではなく2本以上に増加したりした。また半導体集積回路の上には、幅が約0.5 μm 前後あるいはそれ以上、間隔が約0.3 μm 前後の高密度金属配線層26を3層設けた。なお、該金属配線の層数は、本実施例のように3層に限ったものではなく、必要に応じて増加することが可能である。該金属配線層は、記憶装置や集積回路の同一ブロック内部の、比較的短距離の電気を媒体とした信号伝送に用いた。また光導波路27は、ブロック間の比較的長距離の信号伝送に用いた。つまり、記憶回路や論理演算回路から出力された電気信号を、隣設する発光素子28により、波長が真空中で約1.0 μm 前後の光信号に変換してから、光導波路27に入射し、異なるブロックの記憶回路や論理演算回路へ伝送した。この時該光信号の入射角度は、例えば回折格子29を用いて所望の角度に傾けた。また発光素子28としては、例えば化合物半導体やシリコン半導体からなる発光ダイオードやレーザダイオードなどが可能である。次に信号を受け取る場合は、異なるブロックの回路から光導波路27を通して送られてきた光信号を、記憶回路や論理演算回路に隣接した、化合物半導体やシリコン半導体よりなる受光素子31に、回折格子29を用いて所望の入射角度にして入力し、該光信号を電気信号に再変換してから回路に入力した。こ

5

ここで光信号の入射角度を傾ける他の方法としては、光導波路27の端面を光信号の進行方向に対して所望の角度に傾け、光信号を該端面に反射させても可能である。また走行中の光信号の進行方向を傾ける方法としては、例えば分離溝25と光導波路27の形状を、図4の光導波路付き分離溝の平面図に示すような形状にし、光信号を該光導波路の傾斜側面32に反射させるか、あるいは傾斜側面32と33に交互に複数回反射させて、進行方向を傾ける方法をとった。この光導波路の側面の形状は、例えば円形や楕円形や放物線などの曲線形状でも良い。このように、信号伝送の媒体に光を用いることにより、電気信号では困難であった高速でクロストークの少ない長い距離の信号伝送が可能となった。なお本実施例2に記載されている波長や導波路の寸法は、これらの値に限ったものではない。例えば波長が真空中で0.5 μ m以下の短波長光信号を媒体として信号伝送を行なうことにより、光導波路27の寸法を約1 μ m前後に減らしたり、分離溝25の幅を約2 μ m前後に減らしたり、素子分離溝22の内部に光導波路を設けることが可能である。また分離溝25の深さを増加することにより、溝内部に3本以上の光導波路を形成することも可能である。さらに、光導波路を形成する誘電体としては、本実施例に記載されているシリコン酸化膜とアルミナ以外に、例えばシリコン窒化膜や酸化タンタルや多結晶シリコンやチタン酸ジルコン酸鉛（いわゆるPZT）などの誘電体でも可能である。

【0009】本実施例では、記憶装置や集積回路を複数のブロックに分割しているが、ブロック分割を行わない集積回路にも本発明を実施できることはいうまでもない。例えば記憶装置23内部や隣あう論理演算回路間のような、比較的短距離の信号伝送に金属配線層26を用い、シリコン基板21の端にある回路からもう一方の端にある回路まで信号が走るような、比較的長距離の信号伝送に光導波路27を用いることも可能である。また本実施例2と先の実施例1を組み合わせると、光導波路を酸化膜基板内部と分離溝内部の両方に設けて、光信号の伝送に利用することも可能である。

【0010】次に、実施例3を図5の計算機構成図で説明する。本実施例3は、本発明を実施したシリコン半導体集積回路や記憶装置付きシリコン半導体集積回路を、命令や演算を処理するプロセッサ500が、複数個並列に接続された高速大型計算機に適用した例である。本実施例では、本発明を実施した高速シリコン半導体集積回路の集積度が高いため、命令や演算を処理するプロセッサ500や、システム制御装置501や、主記憶装置502などを、1辺が約10～20mm以上のシリコン半導体チップで構成出来た。これら命令や演算を処理するプロセッサ500と、システム制御装置501と、化合物半導体集積回路からなるデータ通信インタフェース503を、同一セラミック基板506に実装した。また、

6

データ通信インタフェース503と、データ通信制御装置504を、同一セラミック基板507に実装した。これらセラミック基板506並びに507と、主記憶装置502を実装したセラミック基板を、大きさが1辺約50cm前後の基板に実装し、大型計算機の中央処理ユニット508を形成した。この中央処理ユニット508内データ通信や、複数の中央処理ユニット間データ通信、あるいはデータ通信インタフェース503と入出力プロセッサ505を実装した基板509との間のデータの通信は、図中の両端矢印線で示される光ファイバ510を介して行なわれた。従って、例えばプロセッサ500内部の論理回路や記憶回路から送り出された光信号は、半導体チップ内部に設けた光導波路と光ファイバ510を経由して、システム制御装置501内部の論理回路や記憶回路、あるいは主記憶装置502などへ、光信号のまま伝送された。この計算機では、命令や演算を処理するプロセッサ500や、システム制御装置501や、主記憶装置502などのシリコン半導体集積回路が、並列に高速で動作し、またシリコン半導体チップ上や、プロセッサと装置間などのデータ通信を、光を媒体に行なったため、1秒間当りの命令処理回数を大幅に増加することができた。

【0011】

【発明の効果】本発明によれば、半導体集積回路において、回路間の長い距離の信号伝送に半導体チップ内部に設けた光導波路を用いることにより、離れた回路間の信号伝送が高速に行われ、従ってこの半導体集積回路の高速化が容易になる効果がある。

【図面の簡単な説明】

【図1】本発明の実施例1を説明する断面図。

【図2】本発明の実施例1を説明する平面図。

【図3】本発明の実施例2を説明する断面図。

【図4】本発明の実施例2を説明する平面図。

【図5】本発明の実施例3を説明する計算機構成図。

【符号の説明】

1…シリコン半導体基板、 2…シリコン酸化膜基板、 4…シリコン半導体論理演算集積回路、 5…発光素子、 6…金属配線層、 7…光導波路、 8…論理演算回路を集積したブロック、 9…回折格子、 10…受光素子、 11…金属配線層間絶縁膜、 21…シリコン半導体基板、 22…素子分離溝、 23…シリコン半導体記憶装置、 24…シリコン半導体論理演算集積回路、 25…光導波路を設けた分離溝、 26…金属配線層、 27…光導波路、 28…発光素子、 29…回折格子、 30…金属配線層間絶縁膜、 31…受光素子、 32…光導波路側面、 33…光導波路側面、 500…シリコン半導体集積回路よりなる命令や演算を処理するプロセッサ、 501…シリコン半導体集積回路よりなるシステム制御装置、 502…シリコン半導体集積回